

DEPARTAMENTO: Sistemas de Informação**DISCIPLINA:** 2ORG003 – ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES**SIGLA:** 2ORG003**CARGA HORÁRIA TOTAL:** 72**TEORIA:** 72**PRÁTICA:** -**CURSO:** Bacharelado em Sistemas de Informação**PRÉ-REQUISITOS:** 1FMI003

EMENTA: Registradores. Unidade Lógica e Aritmética. Unidade de Controle. Memória. Definição do formato de instruções. Modos de endereçamento. Programação em linguagem de máquina. Definição de uma estrutura elementar de Von Neumann. Arquitetura de processadores e microprocessadores.

PLANO DE ENSINO - Semestre 2021/1**OBJETIVO GERAL DA DISCIPLINA:**

Capacitar o aluno para, através dos conhecimentos obtidos, compreender a arquitetura de um microprocessador a partir dos componentes que o integram. Bem como a solucionar problemas através da utilização das arquiteturas de microprocessadores estudadas.

Objetivos de Aprendizagem (Objetivos específicos)

Capacitar o aluno para, através dos conhecimentos obtidos, compreender a arquitetura de um microprocessador a partir dos componentes que o integram, sabendo diferenciar as diferentes estruturas, bem como suas vantagens e desvantagens.

Solucionar problemas através da utilização das arquiteturas de microprocessadores estudados, compreendendo a adequação da melhor estrutura para problemas específicos.

Cronograma de Atividades Remotas

Conteúdo	CH	Data	Formato	Atividade Avaliativa
1. Apresentação 1.1. Apresentação da disciplina 1.2. Metodologia de ensino utilizada 1.3. Avaliação	2	17/5	Síncrona e assíncrona, alternadamente. Presencial se autorizado.	Prova 1
2. Introdução 2.1. Organização Estruturada de Computadores 2.2. Marcos da arquitetura de computadores 2.3. Exemplos de famílias de computadores	6	19/5	Síncrona e assíncrona, alternadamente. Presencial se autorizado.	Prova 1
		24/5		
		26/5		
3. Organização de sistemas de computadores 3.1. O Modelo de Von Neumann	10	31/5	Síncrona e assíncrona, alternadamente.	Prova 2
		2/6		

3.2. Processadores		7/6	Presencial se autorizado.	
3.3. Memória primária		9/6		
3.4. Memória secundária		12/6		
3.5. Entrada / Saída				
4. O nível lógico digital 4.1. Álgebra booleana e portas lógicas 4.2. Circuitos lógicos digitais básicos 4.3. Lógica seqüencial 4.3.1. Flip-flops 4.3.2. Registradores 4.3.3. Contadores 4.4. Unidade Lógica e Aritmética 4.5. Memórias 4.6. Barramentos	28	14 /6	Síncrona e assíncrona, alternadamente. Presencial se autorizado.	Prova 2
		16/6		
		21/6		
		23/6		
		26/6		
		28/6		
		30/6		
		5/7		
		7/7		
		12/7		
		14/7		
		17/7		
		19/7		

		21/7		
5. Nível da microarquitetura 5.1. Ciclo de instruções e caminho de dados 5.2. Controle por hardware 5.3. Controle microprogramado	12	26/7	Síncrona e assíncrona, alternadamente. Presencial se autorizado.	Prova 3
		28/7		
		31/7		
		2/8		
		4/8		
		9/8		
6. Nível de arquitetura do conjunto de instrução 6.1. Visão geral do nível ISA 6.2. Tipos de dados 6.3. Formatos de instrução 6.4. Endereçamento 6.5. Tipos de instrução	14	11/8	Síncrona e assíncrona, alternadamente. Presencial se autorizado.	Prova 3
		14/8		
		16/8		
		18/8		
		23/8		
		25/8		
		30/8		
CH Total Teórico-Prática – 72h	72			

Sistema de Avaliação
Três provas individuais (P1, P2 e P3), sendo que: P1 tem peso 33,34% P2 tem peso 33,33% P3 tem peso 33,33%
Metodologia de Ensino-Aprendizagem
A disciplina será ministrada através de aulas expositivas presenciais e a distância, utilizando-se material didático de apoio, recursos multimídia e quadro negro. Serão realizados debates para levantamento de dificuldades, resolução de exercícios individualmente e em conjuntos, bem como atividades de fixação de conteúdo com o auxílio do professor. Atendimento aos alunos: quinta-feira das 17 horas as 19 horas, via teams.
Requerimento de Segunda Chamada
<p>A Resolução 050/2020 Consuni, Art. 7º, § 4º dispõe que o discente regularmente matriculado que deixar de comparecer a qualquer das avaliações nas datas fixadas pelo docente, poderá solicitar segunda chamada da avaliação; para tal, deverá enviar o <i>Requerimento para Avaliação de 2ª Chamada</i> juntamente com documento comprobatório, se houver, através do seu e-mail institucional (CPF@edu.udesc.br) para o Departamento de Sistemas de Informação no e-mail dsi.ceplan@udesc.br, no prazo de 5 (cinco) dias úteis contados a partir da data de realização da avaliação, sendo aceitos os pedidos devidamente justificados.</p> <p style="text-align: center;">Informações sobre realização de Prova de 2ª Chamada</p> <p>A Resolução nº 039/2015-CONSEPE regulamenta o processo de realização de provas de segunda chamada. Segundo esta normativa, O acadêmico regularmente matriculado que deixar de comparecer a qualquer das avaliações nas datas fixadas pelo professor, poderá solicitar segunda chamada desta avaliação através de requerimento por ele assinado, ou por seu representante legal, entregue na Secretaria de Ensino de Graduação e/ou Secretaria do Departamento, no prazo de 5 (cinco) dias úteis, contados a partir da data de realização da avaliação, sendo aceitos pedidos, devidamente comprovados e que se enquadrem em um das seguintes situações: I - problema de saúde do aluno ou parente de 1º grau, devidamente comprovado, que justifique a ausência; II - ter sido vítima de ação involuntária provocada por terceiros, comprovada por Boletim de Ocorrência ou documento equivalente; III - manobras ou exercícios militares comprovados por documento da respectiva unidade militar; IV - luto, comprovado pelo respectivo atestado de óbito, por parentes em linha reta (pais, avós, filhos e netos), colaterais até o segundo grau (irmãos e tios), cônjuge ou companheiro (a), com prazo de até 5 (cinco) dias úteis após o óbito; V - convocação, coincidente em horário, para depoimento judicial ou policial, ou para eleições em entidades oficiais, devidamente comprovada por declaração da autoridade competente; VI - impedimentos gerados por atividades previstas e autorizadas pela Chefia de Departamento do respectivo curso ou instância hierárquica superior, comprovada através de declaração ou documento equivalente; VII - direitos outorgados por lei; VIII - coincidência de horário de outras avaliações do próprio curso, comprovada por declaração da chefia de departamento; IX – convocação para competições oficiais representando a UDESC, o Município, o Estado ou o País; X – convocação pelo chefe imediato, no caso de acadêmico que trabalhe, em documento devidamente assinado e carimbado, contendo CNPJ da empresa ou equivalente, acompanhado de documento anexo que comprove o vínculo empregatício, como cópia da carteira de trabalho ou do contrato ou de documento equivalente. Importante: O requerimento deverá explicitar a razão que impediu o acadêmico de realizar a avaliação.</p>

Bibliografia Básica

TANEMBAUM, A. S. Organização Estruturada de Computadores. 5ª Edição, Ed. Prentice Hall do Brasil, 2007.

STALLINGS, WILLIAM. Arquitetura e Organização de Computadores: projeto para o desempenho. 5. Ed. São Paulo: Pearson Education do Brasil, 2010.

IDOETA, I. V.; CAPUANO, F. G. Elementos de Eletrônica Digital: teoria e laboratório. 41ª Edição rev. e atual., Ed. Érica, 2014.

Bibliografia Complementar

GARCIA, Paulo Alves; MARTINI, José Sidnei Colombo. Eletrônica digital: teoria e laboratório . 2. ed. São Paulo: Érica, 2008.

TOCCI, Ronald J; WIDMER, Neal S; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. 10. ed. São Paulo: Makron Books, 2007.

MONTEIRO, Mário A. Introdução a organização de computadores. 5 .ed. Rio de Janeiro: Livros Técnicos e Científicos, 2007.

SZAJNBERG, M. Eletrônica Digital: teoria, componentes e aplicações. Rio de Janeiro: Ed. LTC, 2014.

TOKHEIM, R. L.; LASCHUK, A.; BARBOSA F. F. Introdução aos Microprocessadores. Ed. Makron Books, 1985.