

## Plano de ensino

**Curso:** SIN-BAC - Bacharelado em Sistemas de Informação

**Turma:** BSIN231-2 - BSIN231-2

**Disciplina:** 2ORG004 - ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES

**Período letivo:** 2023/2

**Carga horária:** 72

**Professor:** 3755053 - EDUARDO GAUCHE

### *Ementa*

1. Registradores. Unidade Lógica e Aritmética. Unidade de Controle. Memória. Definição do formato de instruções. Modos de endereçamento. Programação em linguagem de máquina. Definição de uma estrutura elementar de Von Neumann. Arquitetura de processadores e microprocessadores.

### *Objetivo geral*

1. Capacitar o aluno para, através dos conhecimentos obtidos, compreender a arquitetura de um microprocessador a partir dos componentes que o integram. Bem como a solucionar problemas através da utilização das arquiteturas de microprocessadores estudadas.

### *Objetivo específico*

1. - Capacitar o aluno para, através dos conhecimentos obtidos, compreender a arquitetura de um microprocessador a partir dos componentes que o integram;  
- Solucionar problemas através da utilização das arquiteturas de microprocessadores estudados.

### *Conteúdo programático*

1. 1. Apresentação
  - 1.1. Apresentação da disciplina
  - 1.2. Metodologia de ensino utilizada
  - 1.3. Avaliação
2. 2. Introdução
  - 2.1. Organização Estruturada de Computadores
  - 2.2. Marcos da arquitetura de computadores
  - 2.3. Exemplos de famílias de computadores
3. 3. Organização de sistemas de computadores
  - 3.1. O Modelo de Von Neumann
  - 3.2. Processadores
  - 3.3. Memória primária
  - 3.4. Memória secundária
  - 3.5. Entrada / Saída
4. 4. O nível lógico digital
  - 4.1. Álgebra booleana e portas lógicas
  - 4.2. Circuitos lógicos digitais básicos
  - 4.3. Lógica seqüencial
    - 4.3.1. Flip-flops
    - 4.3.2. Registradores
    - 4.3.3. Contadores
  - 4.4. Unidade Lógica e Aritmética
  - 4.5. Memórias
  - 4.6. Barramentos
5. 5. Nível da microarquitetura
  - 5.1. Ciclo de instruções e caminho de dados
  - 5.2. Controle por hardware
  - 5.3. Controle microprogramado
6. 6. Nível de arquitetura do conjunto de instrução
  - 6.1. Visão geral do nível ISA
  - 6.2. Tipos de dados
  - 6.3. Formatos de instrução
  - 6.4. Endereçamento
  - 6.5. Tipos de instrução

## Plano de ensino

--

### *Metodologia*

1. A disciplina será ministrada através de aulas expositivas presenciais, utilizando-se material didático de apoio, recursos multimídia e quadro negro. Serão realizados debates para levantamento de dificuldades, resolução de exercícios individualmente e em conjuntos, bem como atividades de fixação de conteúdo com o auxílio do professor.  
A disciplina utilizará metodologia híbrida em até 25% da carga horária da disciplina.  
Atendimento aos alunos: quinta-feira das 17 horas as 19 horas.

### *Sistema de avaliação*

1. Três provas individuais (P1, P2 e P3), sendo:
  - P1 tem peso 30%
  - P2 tem peso 30%
  - P3 tem peso 25%  
Um trabalho em grupo (T1):
  - T3 tem peso 15%

### *Bibliografia básica*

1. TANEMBAUM, A. S. Organização Estruturada de Computadores. 5ª Edição, Ed. Prentice Hall do Brasil, 2007.  
  
STALLINGS, William. Arquitetura e organização de computadores. 8. ed. São Paulo: Pearson Education do Brasil, 2010. 624 p. ISBN 9788576055648 (broch.).  
  
IDOETA, I. V.; CAPUANO, F. G. Elementos de Eletrônica Digital: teoria e laboratório. 4ª Edição, Ed. Érica, 2011.

### *Bibliografia complementar*

1. GARCIA, Paulo Alves; MARTINI, José Sidnei Colombo. Eletrônica digital: teoria e laboratório . 2. ed. São Paulo: Érica, 2008.  
  
TOCCI, Ronald J; WIDMER, Neal S; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. 10. ed. São Paulo: Makron Books, 2007.  
  
MONTEIRO, Mário A. Introdução a organização de computadores. 4 .ed. Rio de Janeiro: Livros Técnicos e Científicos, 2002.  
  
SZAJNBERG, M. Eletrônica Digital. Ed. LTC, 1988.  
  
BAER, Jean-Loup. Arquitetura de microprocessadores do simples pipeline ao multiprocessador em chip. Rio de Janeiro LTC 2013 1 recurso online ISBN 978-85-216-2677-0.